



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年11月26日

出 願 番 号

Application Number:

特願2002-342179

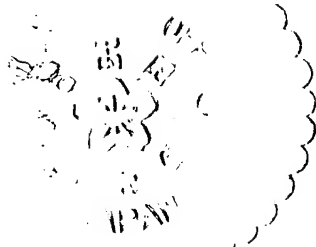
[ST.10/C]:

[JP2002-342179]

出 願 人

Applicant(s):

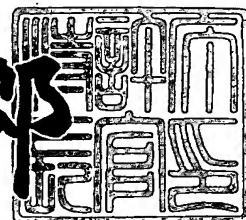
ミネベア株式会社



2003年 3月 4日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3012867



【書類名】 特許願

【整理番号】 C10337

【提出日】 平成14年11月26日

【あて先】 特許庁長官殿

【国際特許分類】 H02P 6/00

【発明者】

【住所又は居所】 長野県北佐久郡御代田町御代田4 1 0 6 - 7 3 ミネベ
ア株式会社 軽井沢製作所内

【氏名】 喜 軍南

【特許出願人】

【識別番号】 000114215

【氏名又は名称】 ミネベア株式会社

【代理人】

【識別番号】 100068618

【弁理士】

【氏名又は名称】 萆 経夫

【選任した代理人】

【識別番号】 100093193

【弁理士】

【氏名又は名称】 中村 壽夫

【選任した代理人】

【識別番号】 100104145

【弁理士】

【氏名又は名称】 宮崎 嘉夫

【選任した代理人】

【識別番号】 100109690

【弁理士】

【氏名又は名称】 小野塚 薫

【手数料の表示】

【予納台帳番号】 018120

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 ブラシレス直流 1 相モータのプリドライブ回路用昇圧回路

【特許請求の範囲】

【請求項 1】 2 つの主スイッチング素子の直列接続体が一对、直流電源・アース間に接続され、それら直列接続体の 2 つの主スイッチング素子の接続点相互間に接続されたモータコイルに、各主スイッチング素子の ON/OFF 制御によって任意の方向から、任意のタイミングで ON/OFF 通電制御可能で、前記直流電源側の 2 つの主スイッチング素子の ON に電源電圧を超える制御電圧が必要なブラシレス直流 1 相モータのドライブ回路を駆動するプリドライブ回路において、

前記モータコイルの一端側が他端側に比べて高電位になったときに ON 動作して前記直流電源から第 1 ダイオードを介して第 1 コンデンサを充電させる第 1 昇圧制御用スイッチング素子と、

前記モータコイルの他端側が一端側に比べて高電位になったときに ON 動作して前記第 1 コンデンサの前記第 1 昇圧制御用スイッチング素子との接続側の端子及び前記直流電源相互間を導通して、前記第 1 コンデンサの前記第 1 ダイオードとの接続点側の電位を上昇させる第 2 昇圧制御用スイッチング素子と、

この第 2 昇圧制御用スイッチング素子の ON 時に、前記第 1 コンデンサから第 2 ダイオードを介して電荷を受けて充電される、前記第 2 ダイオードと第 2 昇圧制御用スイッチング素子の前記直流電源の接続側の開閉端子との間に接続された第 2 コンデンサとを備え、

前記第 2 ダイオードと第 2 コンデンサとの接続路から、昇電圧出力を得ることを特徴とするブラシレス直流 1 相モータのプリドライブ回路用昇圧回路。

【請求項 2】 請求項 1 に記載のブラシレス直流 1 相モータのプリドライブ回路用昇圧回路において、モータコイルの一端側と第 1 昇圧制御用スイッチング素子の制御端子との間、及び前記モータコイルの他端側と第 2 昇圧制御用スイッチング素子の制御端子との間の各々に、各昇圧制御用スイッチング素子の制御端子に対して順方向に向けられたダイオードと抵抗の並列回路が介挿接続されることを特徴とするブラシレス直流 1 相モータのプリドライブ回路用昇圧回路。

【請求項 3】 請求項 1 又は 2 に記載のブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路において、第 1 及び第 2 昇圧制御用スイッチング素子の各制御端子とアース側の開閉端子との間に、各々電圧制限素子が接続されることを特徴とするブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路。

【請求項 4】 請求項 1、2 又は 3 に記載のブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路において、第 2 ダイオードと第 2 コンデンサとの接続路からの昇電圧出力路中にフィルタ回路が挿入されることを特徴とするブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電子機器の筐体内で発生する熱を外部に排出するファンモータとして好適なブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路に関するものである。

【0 0 0 2】

【従来の技術】

例えば、パーソナルコンピュータやコピー機等の O A 機器のように、多数の電子部品を比較的狭い筐体内に収容した電子機器においては、上記電子部品から発生する熱が筐体内にこもり、電子部品を熱破壊させる虞がある。

そこで、このような電子機器の筐体の壁面等に通気口を設け、その通気口に送風機（ファンモータ）を取り付けて筐体内の熱を外部に排出するようにしている。

【0 0 0 3】

この種のファンモータに、ブラシレス直流 1 相モータを用いることが少なくないが、このようなブラシレス直流 1 相モータのドライブ回路を図 4 を参照して説明する。

図 4 において、ドライブ回路 3 1 は、4 つの主スイッチング素子、ここでは N チャンネル MOS 形パワー FET（電界効果トランジスタ）P F 1 ～ P F 4 と、ダイオード D 3 1 を備えて構成されている。

【0004】

上記4つのパワーFET PF1～PF4（以下、パワーFET PF1, PF2, PF3, PF4をPF1, PF2, PF3, PF4と略記する。）は、2つのパワーFETの直列接続体、つまりPF1, PF3による直列接続体とPF2, PF4による直列接続体に分けられ、各々電源+B及びアース間に図示極性で接続されている。ダイオードD31は、電源+Bと上記2つの直列接続体（PF1, PF3；PF2, PF4）との間に、電源+Bに対して順方向に接続されている。駆動対象であるコイル（モータコイル）L1は、PF1とPF3の接続点と、PF2とPF4の接続点との間に接続されている。

【0005】

ブリドライブ回路32は、モータ回転位置検出器33及びPWM (pulse width modulation) におけるデューティ比設定器34から信号を受け、適宜設定されたデューティ比に応じたゲート信号GS1～GS4をPF1～PF4に供給し、それらPF1～PF4をON/OFF制御する回路である。

【0006】

上記コイルL1は、モータのステータ（図示せず）に備えられ、後述するように、PF1～PF4によって所定のON/OFFタイミングで図中左端から右端又は右端から左端に向かって通電され、動的な磁界（回転磁界）を作る。

モータのロータ（図示せず）には永久磁石が備えられており、このロータは永久磁石が上記磁界に追従して回転することにより回転する。

【0007】

ここで、上記ブリドライブ回路32は、ゲート信号GS1～GS4を各別に出るゲート回路部32a～32dを備えてなる。この場合、PF1, PF2にゲート信号GS1, GS2を出力するゲート回路部32a, 32bへは、直流電源+Bを昇圧回路35によって昇圧された電源+Vpが与えられる。また、PF3, PF4にゲート信号GS3, GS4を出力するゲート回路部32c, 32dへは、直流電源+Bが昇圧されることなく与えられる。

【0008】

これは、PF1～PF4のうち、PF3, PF4は、ソースがアースされてい

るのでゲート（制御入力端子）がアース電位より若干高ければONする。

一方、PF1, PF2は、コイルL1を挟んで電源+B側にある。このため、コイルL1の駆動電圧が電源電圧+B〔V〕にほぼ等しい通常の場合にあっては、この電源電圧以上の電圧、具体的には電源電圧+B〔V〕に、PF1, PF2をONさせるために必要なゲート・ソース間電圧を加えた電圧+V_p〔V〕をゲートに与えなければ、PF1, PF2をONさせ得ないからである。

【0009】

上記昇圧回路35を用いれば、直流電源+Bの電圧+B〔V〕を所定の電圧+V_p〔V〕に昇圧してゲート回路部32a, 32bに与え、PF1, PF2のゲート信号GS1, GS2につき、PF3, PF4のゲート信号GS3, GS4に比べて高い電圧までレベル変化させることができ、PF1, PF2のON/OFF制御が可能となる。

【0010】

図5は、従来の昇圧回路の構成を図4中のドライブ回路31と共に示す図である。

この図に示すように昇圧回路は、図示極性のダイオードD41, D42、コンデンサC41, C42及び抵抗R41, R42を備えたチャージポンプ回路からなる。

図中、+V_{p1}が、図4に示すブリッドドライブ回路32のゲート回路部32aへの電源となり、+V_{p2}が、同ブリッドドライブ回路32のゲート回路部32bへの電源となる。

図6（a）は図5中の電源+V_{p1}の、換言すればゲート信号GS1の電圧波形図、同（b）はゲート信号GS4の電圧波形図である。電源+V_{p2}（ゲート信号GS2）とゲート信号GS3の電圧波形も、位相が異なることを除けば図6（a）, （b）と同様である。なお、図6（a）, （b）は、デューティ比が100%の場合を例示している。

このような昇圧回路によれば、ゲート信号GS1（GS2）を、ゲート信号GS4（GS3）に比べて高い電圧までレベル変化させることができ、PF1（PF2）のON/OFF制御が可能となる。

【 0 0 1 1 】

【発明が解決しようとする課題】

しかしながら上述従来回路では、電源 + V_{p1} (+ V_{p2}) はコンデンサ C_{41} 及び抵抗 R_{41} (コンデンサ C_{42} 及び抵抗 R_{42}) により生成され、この電源 + V_{p1} を用いてゲート信号 $GS1$ が作成されている。このため、ゲート信号 $GS1$ の電圧波形は、図 6 (a) 中の破線で示す方形に比べて、立上がり、立下がり時、共になまりが生じ、モータの動作を極めて不安定にしていた。

そこで、IC、変圧器及び他の素子を用いて安定な高電圧を得、モータを安定に動作させる昇圧回路が出現した。しかしこの昇圧回路は、上記 IC や変圧器、特に IC が高価であること、変圧器の占有スペースが大きく、モータに内蔵させる小サイズのプリント基板への実装が難しいこと等の問題点があった。

【 0 0 1 2 】

本発明は、上記のような実情に鑑みなされたもので、小型で小サイズのプリント基板への実装が容易に行え、かつ低価格であり、しかもモータを安定動作させることのできるブラシレス直流 1 相モータのプリドライブ回路用昇圧回路を提供することを目的とする。

【 0 0 1 3 】

【課題を解決するための手段】

上記目的を達成するために、請求項 1 に記載の発明は、2 つの主スイッチング素子の直列接続体が一对、直流電源・アース間に接続され、それら直列接続体の 2 つの主スイッチング素子の接続点相互間に接続されたモータコイルに、各主スイッチング素子の ON/OFF 制御によって任意の方向から、任意のタイミングで ON/OFF 通電制御可能で、前記直流電源側の 2 つの主スイッチング素子の ON に電源電圧を超える制御電圧が必要なブラシレス直流 1 相モータのドライブ回路を駆動するプリドライブ回路において、前記モータコイルの一端側が他端側に比べて高電位になったときに ON 動作して前記直流電源から第 1 ダイオードを介して第 1 コンデンサを充電させる第 1 昇圧制御用スイッチング素子と、前記モータコイルの他端側が一端側に比べて高電位になったときに ON 動作して前記第 1 コンデンサの前記第 1 昇圧制御用スイッチング素子との接続側の端子及び前記

直流電源相互間を導通して、前記第 1 コンデンサの前記第 1 ダイオードとの接続点側の電位を上昇させる第 2 昇圧制御用スイッチング素子と、この第 2 昇圧制御用スイッチング素子の ON 時に、前記第 1 コンデンサから第 2 ダイオードを介して電荷を受けて充電される、前記第 2 ダイオードと第 2 昇圧制御用スイッチング素子の前記直流電源の接続側の開閉端子との間に接続された第 2 コンデンサとを備え、

前記第 2 ダイオードと第 2 コンデンサとの接続路から、昇電圧出力を得ることを特徴とする。

【0014】

請求項 2 に記載の発明は、請求項 1 に記載の発明において、モータコイルの一端側と第 1 昇圧制御用スイッチング素子の制御端子との間、及び前記モータコイルの他端側と第 2 昇圧制御用スイッチング素子の制御端子との間の各々に、各昇圧制御用スイッチング素子の制御端子に対して順方向に向けられたダイオードと抵抗の並列回路が介挿接続されることを特徴とする。

【0015】

請求項 3 に記載の発明は、請求項 1 又は 2 に記載の発明において、第 1 及び第 2 昇圧制御用スイッチング素子の各制御端子とアース側の開閉端子との間に、各々電圧制限素子が接続されることを特徴とする。

【0016】

請求項 4 に記載の発明は、請求項 1、2 又は 3 に記載の発明において、第 2 ダイオードと第 2 コンデンサとの接続路からの昇電圧出力路中にフィルタ回路が挿入されることを特徴とする。

【0017】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づき説明する。

図 1 は、本発明によるブラシレス直流 1 相モータのブリドドライブ回路用昇圧回路の一実施形態を示す図で、図 4 と同一符号は同一又は相当部分を示す。

この図 1 において、ブラシレス直流 1 相モータのコイル（モータコイル）L 1 及びそのドライブ回路 3 1 を除いた部分 1 1 が本発明のブリドドライブ回路用昇圧

回路である。+Bは回路動作用の直流電源を示す。

【0018】

すなわち、本発明のプリドライブ回路用昇圧回路11は、チャージポンプ回路からなるもので、ここでは2つのNPN形トランジスタ（昇圧制御用スイッチング素子）Q11、Q12、3つのコンデンサC11～C13、4つのダイオードD11～D14、2つのツェナダイオードZD11、ZD12及び6つの抵抗R11～R16を備えて構成されている。

この場合、上記トランジスタQ11は、ベース（制御端子）がダイオードD11及び抵抗R11の並列回路と抵抗R12とを順に介してドライブ回路31のPF1、PF3及びコイルL1の接続点に接続されている。また、上記ダイオードD11は、トランジスタQ11のベース・エミッタ間に対して順方向に向けられている。

またトランジスタQ11のベース・エミッタ間には、このベース・エミッタ間とは逆極性のツェナダイオードZD11が接続されている。

更に、トランジスタQ11のコレクタ（電源側開閉端子）は、+B電源ライン+B Lに直結されると共に、コンデンサC11、ダイオードD12及びダイオードD13を順に介して+B電源ライン+B Lに接続されている。ダイオードD13、ダイオードD12及びコンデンサC11は、図示するように、トランジスタQ11のコレクタ・エミッタ間に対して順方向に向けて接続されている。

また、ダイオードD13、D12の接続点とトランジスタQ11のエミッタ間には、ダイオードD13、D12の接続点側を+極に向けたコンデンサC12が接続されている。

【0019】

上記トランジスタQ12は、ベース（制御端子）がダイオードD14及び抵抗R13の並列回路と抵抗R14とを順に介してドライブ回路31のPF2、PF4及びコイルL1の接続点に接続され、エミッタがアースされている。この場合、上記ダイオードD14は、トランジスタQ12のベース・エミッタ間に対して順方向に向けられている。

またトランジスタQ12のベース・エミッタ間には、このベース・エミッタ間

とは逆極性のツェナダイオードZD12が接続されている。

更にトランジスタQ12のコレクタ（電源側開閉端子）は、トランジスタQ11のエミッタ（コンデンサC12の一極）に直結されている。

【0020】

このような昇圧回路11の出力電圧、つまり昇電圧 $+V_p$ [V] は、上記ダイオードD12とコンデンサC11の接続点からフィルタRCFを介して出力端OUTに導出される。フィルタRCFは、ここでは上記ダイオードD12とコンデンサC11の接続点と、出力端OUTとの間に挿入された抵抗R15及びR16の並列回路と、この並列回路の出力端OUT側の接続点とアース間に接続されたコンデンサC13とによって構成されている。

【0021】

次に、上述昇圧回路の動作について説明する。

いま、PF1, PF4がOFFしてPF2, PF3がONすると、トランジスタQ11がOFFしてトランジスタQ12がON（コレクタ・エミッタ間が導通）する。トランジスタQ12がONすると、+B電源からの電流がダイオードD13を通してコンデンサC12を充電する。このときのコンデンサC12の両端間電圧はほぼ+B電源電圧であり、ここではこれを $+V_{p1}$ [V] とする。なおこの際、コンデンサC12の一極側の電位は、トランジスタQ12のコレクタ・エミッタ間の抵抗が極めて小さいのでアース電位（約0V）である。

【0022】

次に、PF1, PF4がONしてPF2, PF3がOFFすると、トランジスタQ11がON（コレクタ・エミッタ間が導通）してトランジスタQ12がOFFする。トランジスタQ11がONすると、このトランジスタQ11のコレクタ・エミッタ間の抵抗が極めて小さいのでコンデンサC12の一極側の電位はほぼ $+V_{p1}$ [V] となり、コンデンサC12の+極側の電位は $2 \cdot +V_{p1}$ [V] となる。この時、コンデンサC11の+極側の電位が $2 \cdot +V_{p1}$ [V] に達していないことと、ダイオードD13, D12が逆流阻止機能をもつことから、コンデンサC12はコンデンサC11を充電し始める。

【0023】

コンデンサC 1 1の充電に伴って、コンデンサC 1 2の+極側の電位は低下し、また、後述+V_p電源の供給に伴ってコンデンサC 1 1の+極側の電位は低下しようとする。しかしその間、PF 1, PF 4のOFF/ON (PF 2, PF 3のON/OFF)、すなわちトランジスタQ 1 1のOFF/ON (トランジスタQ 1 2のON/OFF) が繰り返され、両コンデンサC 1 2, C 1 1の充電も瞬時に行われているので、コンデンサC 1 1の+極側の電位は $2 \cdot +V_{p1}$ [V] に保持される。

つまり、ダイオードD 1 2とコンデンサC 1 1の接続点は $2 \cdot +V_{p1}$ [V] に一定に保持され、出力端OUTからは連続した安定な出力電圧 (昇電圧) +V_p (= $2 \cdot +V_{p1}$) [V] が+V_p電源として出力される。この+V_p電源は、図4中のブリドライブ回路3 2のゲート回路部3 2 a, 3 2 bに、共通の動作用直流電源として供給される。

【0024】

図2 (a) は図1中のゲート信号GS 1の電圧波形図、同 (b) はゲート信号GS 4の電圧波形図である。ゲート信号GS 2とゲート信号GS 3の電圧波形も、位相が異なることを除けば図2 (a), (b) と同様である。なお、図2 (a), (b) は、デューティ比が100%の場合を例示している。

図示するように、ゲート信号GS 1 (GS 2) は、ゲート信号GS 4 (GS 3) に比べて高い電圧までレベル変化させることができ、PF 1 (PF 2) のON/OFF制御が可能となる。しかも、連続した安定な出力電圧 (昇電圧) +V_p [V] が+V_p電源として出力されることから、ゲート信号GS 1 (GS 2) の電圧波形には、立上がり、立下がり時、共になまりが生じることはなく、モータの動作は極めて安定する。

また、ICや変圧器を用いた従来回路のように、高価であったり、占有スペースが大きかったりすることがなく、モータに内蔵させる小型で小サイズのプリント基板への実装が容易に行え、低価格化が図れる。

【0025】

図1において、ダイオードD 1 1及び抵抗R 1 1の並列回路と、ダイオードD 1 4及び抵抗R 1 3の並列回路は、トランジスタQ 1 1, Q 1 2のON期間やO

F F 期間が重なることのないように、トランジスタ Q 1 1, Q 1 2 の O N / O F F 時点を微調整する。すなわち、トランジスタ Q 1 1 に対して、ダイオード D 1 1 は O F F 時点を早め、抵抗 R 1 1 は O N 時点を遅らせる。また、トランジスタ Q 1 2 に対して、ダイオード D 1 4 は O F F 時点を早め、抵抗 R 1 3 は O N 時点を遅らせる。これによれば、トランジスタ Q 1 1, Q 1 2 の誤動作を防止できる。

また、ツェナダイオード Z D 1 1, Z D 1 2 は、トランジスタ Q 1 1, Q 1 2 のベースに高圧サージ等が入力されようとしたときにこれを吸収（電圧制限）し、トランジスタ Q 1 1, Q 1 2 を保護する。

更に、フィルタ R C F は、昇電圧出力に含まれるノイズを吸収（除去）する。

【 0 0 2 6 】

図 2 は、本発明回路の他の実施形態を示す回路図である。

この図において、図 1 と同一又は相当部分に同一符号を付して説明すると、この実施形態では、図 1 に示す回路から R C フィルタ回路 R C F を省略した。

図中のダイオード D 1 2 とコンデンサ C 1 1 の接続点から出力される昇電圧に含まれるノイズが小さいときには、図 1 中の R C フィルタ回路 R C F を省略してもよい。

【 0 0 2 7 】

上述実施形態では、主スイッチング素子に N チャンネル M O S 形 P a w e r F E T を用いたが、これのみに限定されず、例えば、コレクタ・エミッタ間に逆並列にダイオードを接続したパワートランジスタを用いてもよい。

また、昇圧制御用スイッチング素子に N P N 形トランジスタを用いたが、これ以外のスイッチング機能をもつ素子を用いてもよい。

【 0 0 2 8 】

【発明の効果】

請求項 1 に記載の発明によれば、連続した安定な昇電圧を出力するので、O N 電圧に電源電圧以上の電圧を必要とする主スイッチング素子への制御電圧の波形（立上がり、立下がり時）になまりを生じさせることがなく、モータの動作を極めて安定にする。

加えて、ＩＣや変圧器を用いずに構成できるので、低価格化が図れ、また占有スペースが小さくなって、モータに内蔵させる小型で小サイズのプリント基板への実装が容易に行える。

【 0 0 2 9 】

また、請求項 2 に記載の発明によれば、2 つの昇圧制御用スイッチング素子の ON 期間や OFF 期間が相互に重なることを防止できるので昇圧制御用スイッチング素子の誤動作を防止でき、請求項 3 に記載の発明によれば、昇圧制御用スイッチング素子の制御端子を高電圧から保護できる。更に、請求項 4 に記載の発明によれば、昇電圧出力に含まれるノイズを除去できる。

【図面の簡単な説明】

【図 1】

本発明回路の一実施形態を示す図である。

【図 2】

同上回路の動作を説明するための波形図である。

【図 3】

本発明回路の他の実施形態を示す図である。

【図 4】

ブラシレス直流 1 相モータのブリドライブ回路を説明するための図である。

【図 5】

従来回路を示す図である。

【図 6】

従来回路の動作を説明するための波形図である。

【符号の説明】

1 1 本発明の昇圧回路

3 1 ブラシレス直流 1 相モータのドライブ回路

P F 1 ～ P F 4 N チャンネル M O S 形 パワー F E T (主 スイッチング素子)

+ B 直流電源

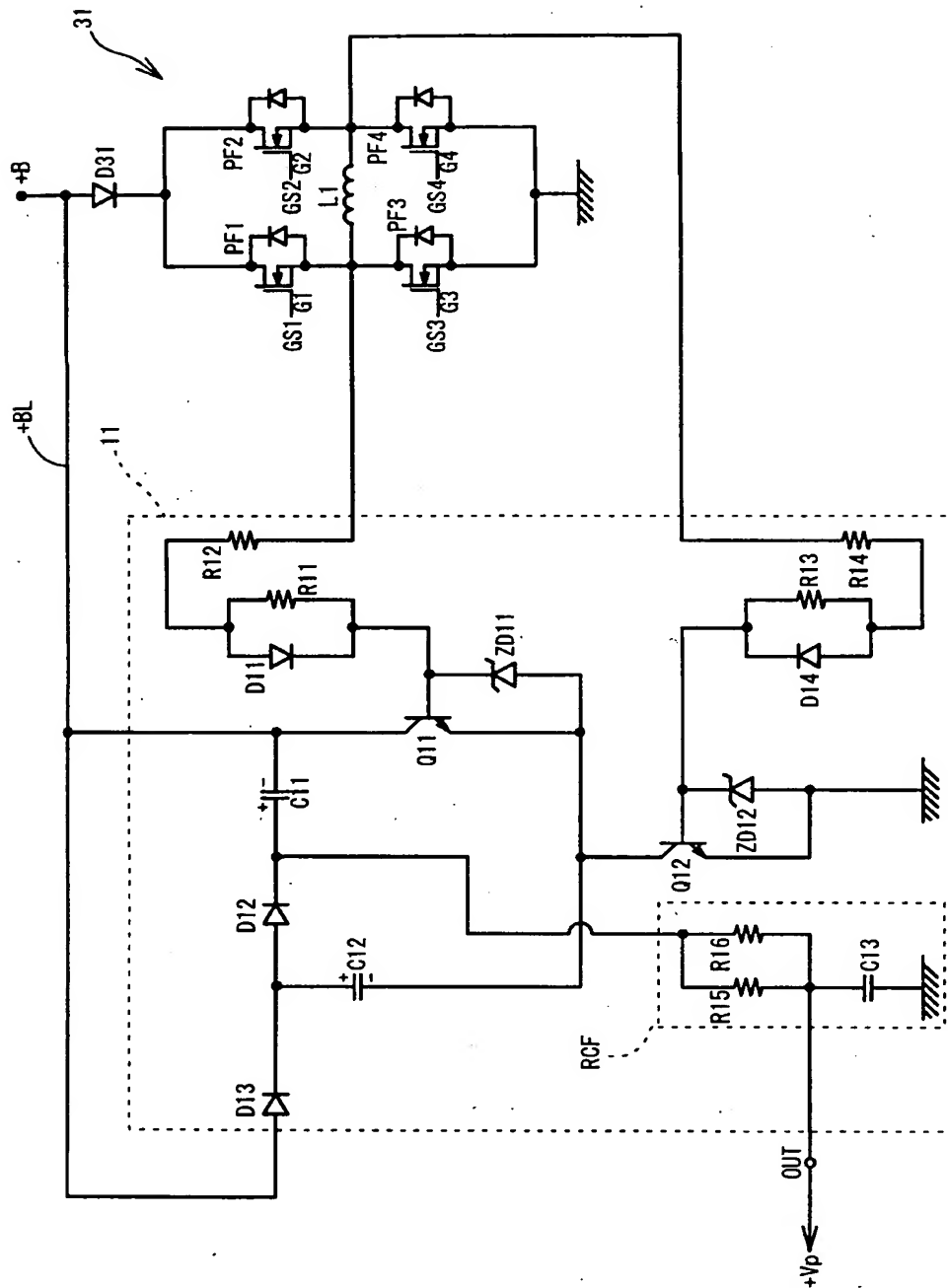
L 1 モータコイル

D 1 2 ダイオード (第 2 ダイオード)

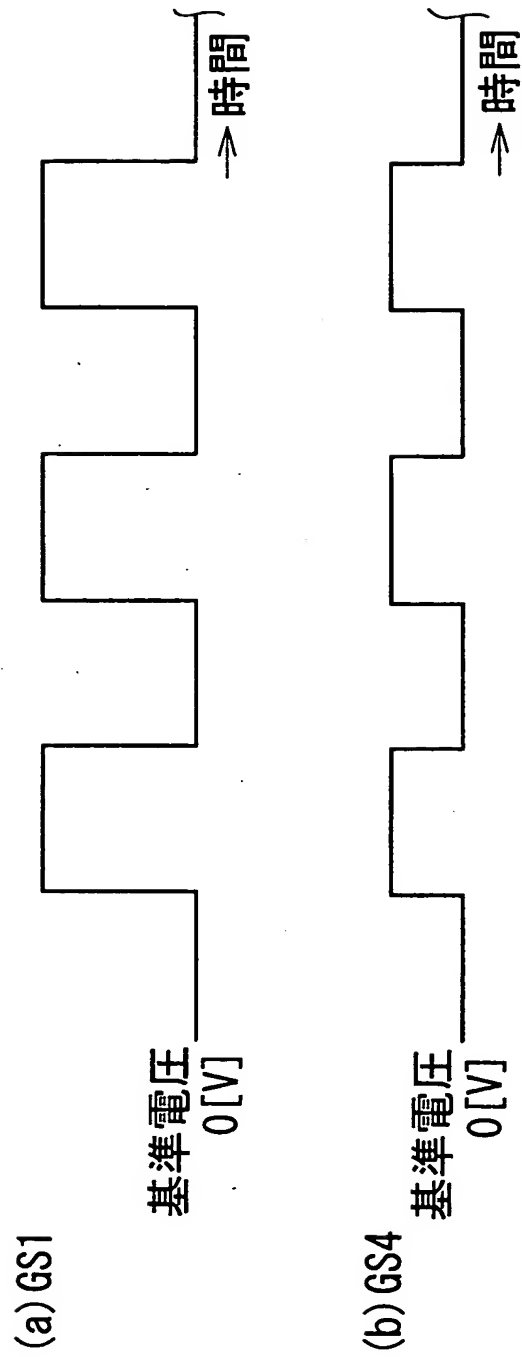
D 1 3 ダイオード (第 1 ダイオード)
C 1 1 コンデンサ (第 2 コンデンサ)
C 1 2 コンデンサ (第 1 コンデンサ)
Q 1 1 NPN 形トランジスタ (第 2 昇圧制御用スイッチング素子)
Q 1 2 NPN 形トランジスタ (第 1 昇圧制御用スイッチング素子)
O U T 出力端

【書類名】 図面

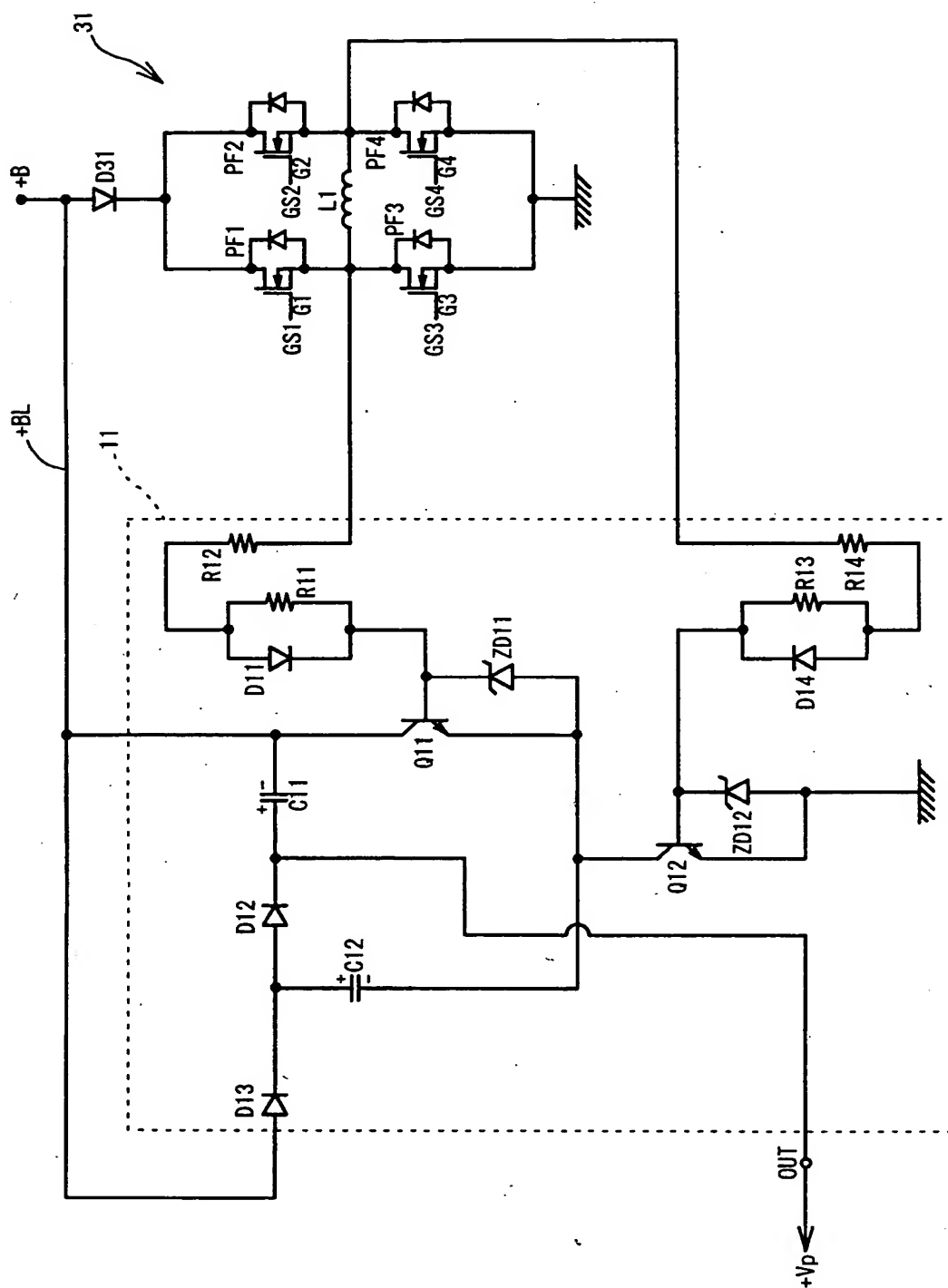
【図 1】



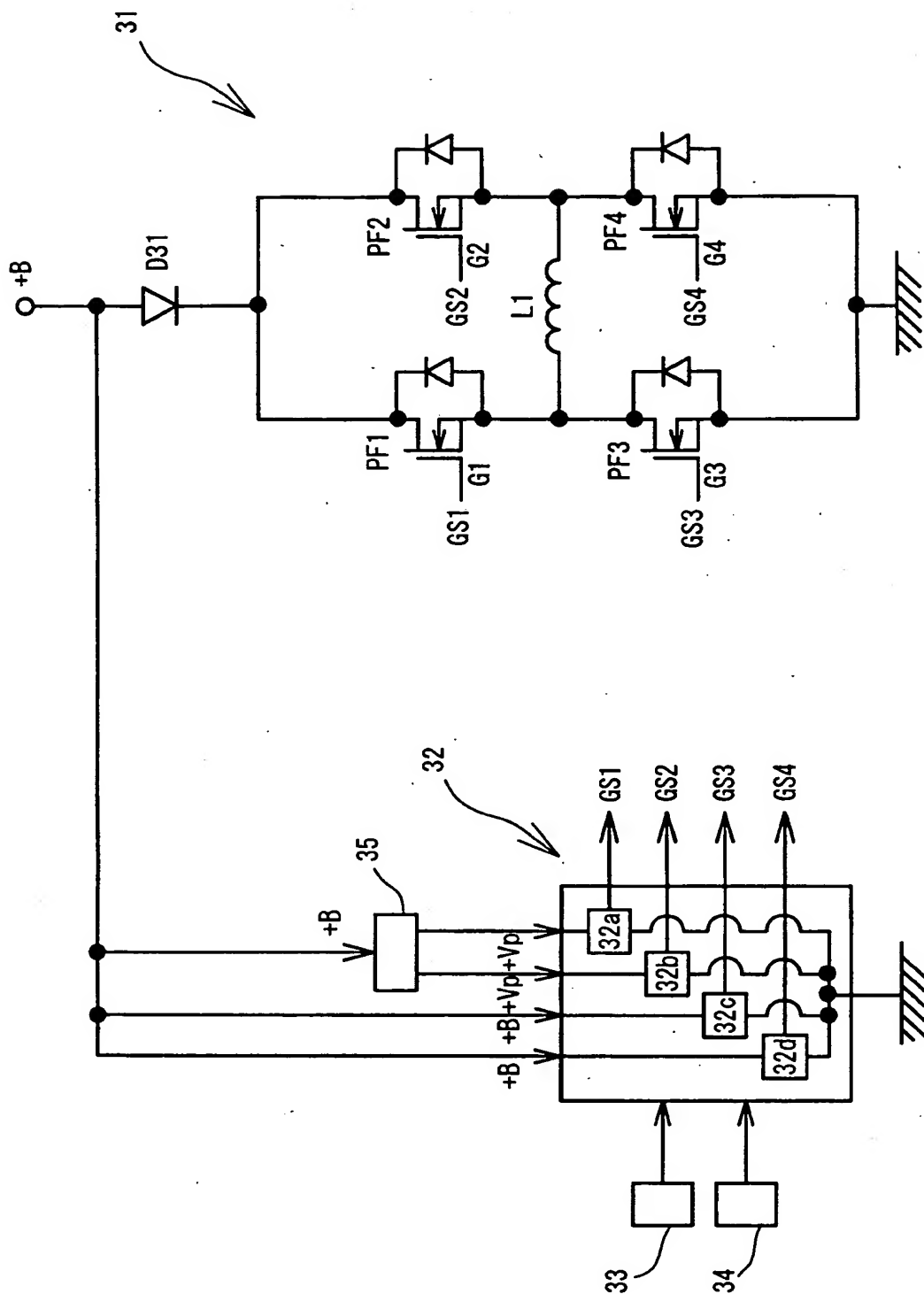
【図 2】



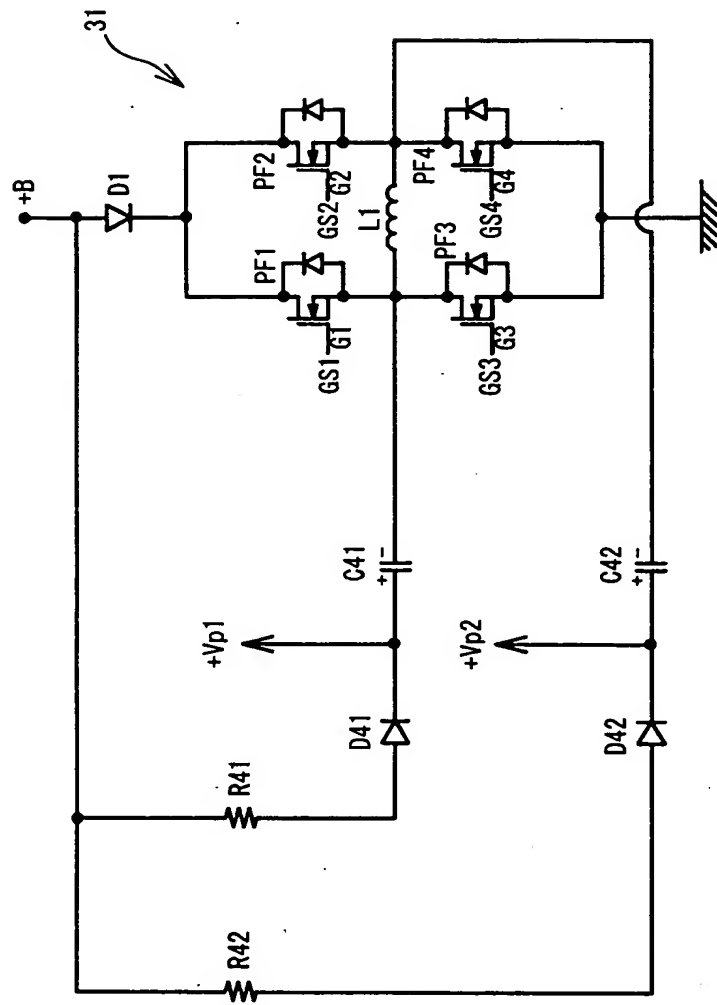
【図 3】



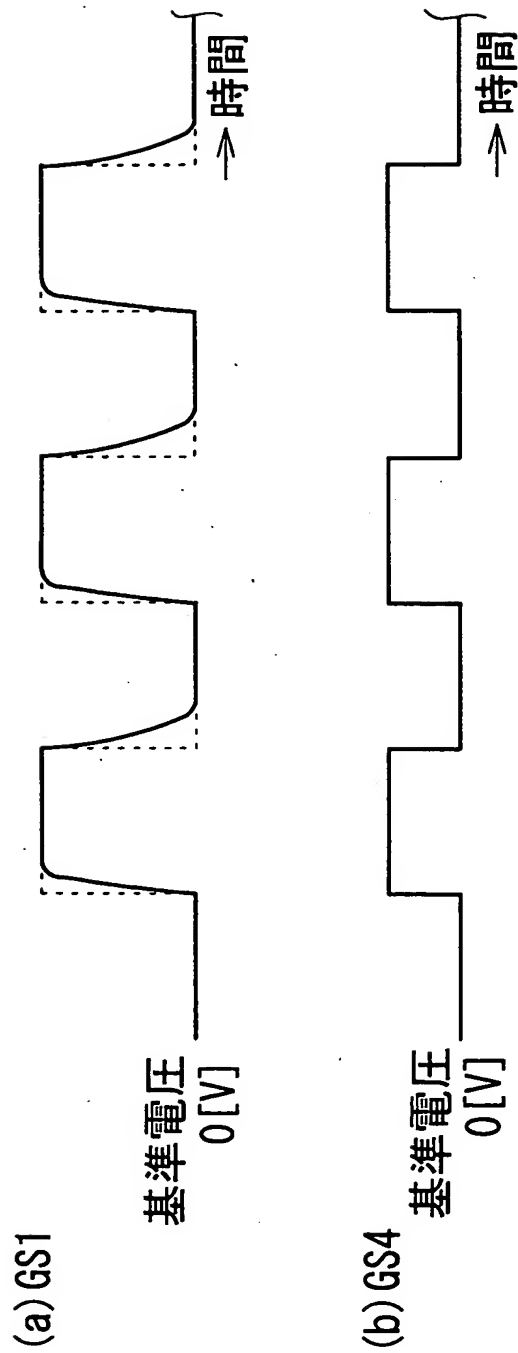
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 モータを安定動作させ得る、低価格で占有スペースの小さなブラシレス直流 1 相モータのプリドライブ回路用昇圧回路を提供する。

【解決手段】 モータコイル L_1 を間において Hブリッジ回路をなす 4 つの主スイッチング素子 $PF_1 \sim PF_4$ を備え、 PF_1 、 PF_2 の ON に電源電圧を超える制御電圧が必要なブラシレス直流 1 相モータのドライブ回路を駆動するプリドライブ回路用の昇圧回路において、基本的に、2 つの昇圧制御用スイッチング素子 Q_{11} 、 Q_{12} と、2 つのコンデンサ C_{11} 、 C_{12} と、2 つのダイオード D_{12} 、 D_{13} を備えるだけで、連続した安定な昇電圧を出力する構成とした。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000114215]

1. 変更年月日	1990年 8月23日
[変更理由]	新規登録
住 所	長野県北佐久郡御代田町大字御代田4106-73
氏 名	ミネベア株式会社